


INPUT/OUTPUT DATA TRANSFER SYSTEM

Patent number: JP10340243
Publication date: 1998-12-22
Inventor: MAEZAWA HIROFUMI; NINOMIYA KAZUHIKO
Applicant: HITACHI LTD.; HITACHI INF TECHNOLOG:KK
Classification:
 - international: G06F13/12
 - european:
Application number: JP19970149346 19970606
Priority number(s):

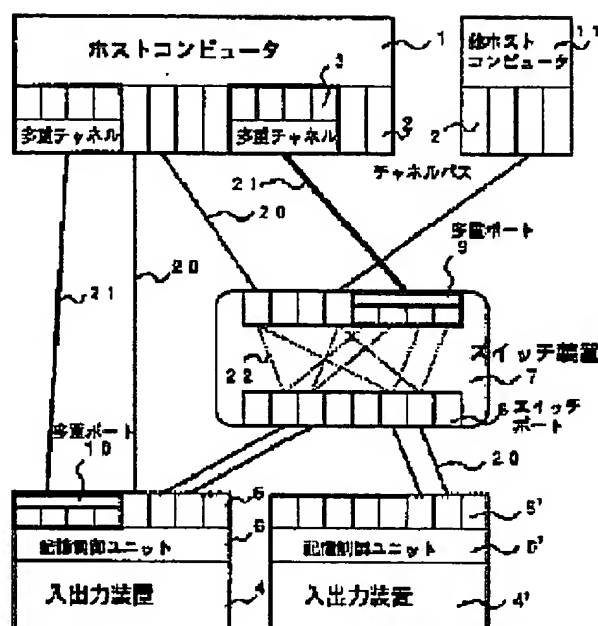
Also published as:

 US6145024 (A1)

Abstract of JP10340243

PROBLEM TO BE SOLVED: To intensively concentrate input/output data transfer operated through plural input/output interface cables to one serial input/output interface cable and to considerably reduce the input/output interface cables.

SOLUTION: Respective channels and ports share one input/output interface of a large capacity and channel path multiplex functions, which can realize multiplex in a frame unit and the simultaneous input/output operations of the plural channels are provided between multiplex channels 3, which are provided with plural channels corresponding to conventional physical channel paths viewed from an operating system on a host computer system as logic channels and multiplex ports 9 and 10 plurally provided with the input/output ports of the switch device or input/output devices. Compatibility with a conventional input/output operation is maintained by a function for establishing logic connections to the logic channel paths multiplexed on the links of large capacity 21. The data transfer capacity bands of the links of large capacity are efficiently allocated to one or plural operating channels to the maximum.



Data supplied from the esp@cenet database - Patent Abstracts of Japan

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-340243

(43)公開日 平成10年(1998)12月22日

(51)Int.Cl.⁶

G 0 6 F 13/12

識別記号

3 3 0

F I

G 0 6 F 13/12

3 3 0 A

審査請求 未請求 請求項の数3 O L (全 20 頁)

(21)出願番号 特願平9-149346

(22)出願日 平成9年(1997)6月6日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71)出願人 000153454

株式会社日立インフォメーションテクノロジー

神奈川県秦野市堀山下1番地

(72)発明者 前沢 弘文

神奈川県秦野市堀山下1番地 株式会社日立インフォメーションテクノロジー内

(72)発明者 二宮 和彦

神奈川県秦野市堀山下1番地 株式会社日立製作所汎用コンピュータ事業部内

(74)代理人 弁理士 武 顕次郎

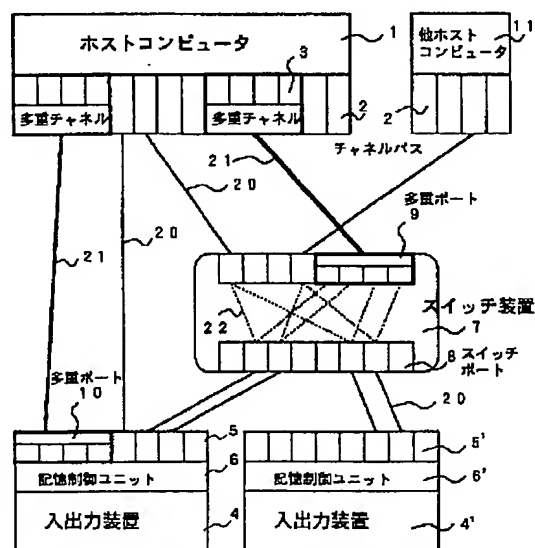
(54)【発明の名称】 入出力データ転送システム

(57)【要約】

【課題】 複数の入出力インタフェースケーブル上で動作していた入出力データ転送を、1本のシリアル入出力インタフェースケーブルへと集約し、入出力インタフェースケーブルを飛躍的に削減する。

【解決手段】 ホストコンピュータシステム上のオペレーティングシステムから見た従来の物理的なチャンネルパスに対応するチャンネルを論理チャンネルとして複数備えた多重チャンネル3と、スイッチ装置または入出力装置の入出力ポートを複数備えた多重ポート9、10との間で、それぞれのチャンネル及びポートが1本の大容量入出力インタフェースを共有し、フレーム単位での多重化と複数チャンネルの同時入出力動作を実現可能なチャンネルバス多重機能を備える。大容量リンク21上で多重化された各論理チャンネルパスに対してそれぞれ論理コネクションを確立する機能により、従来の入出力動作との互換性を維持し、大容量リンクのデータ転送容量帯域を1ないし複数の動作中チャンネルに対して常に最大まで効率良く割り当てる。

図 1



5 : 入出力装置の記憶制御ユニット入出力ポート
8 : スイッチポート
20、21 : 光ファイバリンク
22 : スイッチ装置内のポート間論理接続

【特許請求の範囲】

【請求項1】 入出力処理装置のチャネル装置と、複数の入出力装置のそれぞれのポート装置との間が光ファイバを用いたシリアルインタフェースによる光リンクで接続され、データ転送を前記シリアルインタフェース上でフレーム送受信により行う入出力データ転送システムにおいて、前記入出力処理装置が複数のチャネル装置として動作可能な多重チャネル装置を備え、前記入出力装置が複数のポートとして動作可能な多重ポート装置を備え、前記多重チャネル装置と前記多重ポート装置とが高ビットレートの大容量光リンクにより接続され、前記多重チャネル装置と前記多重ポート装置との間の大容量光リンクは、フレーム多重によりデータ転送を行う複数論理チャネルバスモードと、1チャネルバスとして使用する高速シングルチャネルバスモードとのいずれかのモードが選択されて動作することを特徴とする入出力データ転送システム。

【請求項2】 前記高ビットレートの大容量光リンクは、その上で多重可能なチャネルバス数が、前記入出力処理装置のチャネル装置と入出力装置のポート装置と接続する光リンクの転送容量と多重度との積が前記大容量光リンクの転送容量を越えない多重度に制限され、多重化された各チャネルバスに対してそれぞれ論理的な複数のコネクションを確立することを特徴とする請求項1記載の入出力データ転送システム。

【請求項3】 前記高ビットレートの大容量光リンクは、1チャネルバスとして高速シングルチャネルバスモードで使用される場合、1経路の物理リンクとして動作するデータ転送プロトコルによりデータ転送を行い、フレーム多重によりデータ転送を行う複数論理チャネルバスモードで使用される場合、論理的な複数のチャネルバスが、それぞれ異なるプロトコルによりデータ転送を行うことが可能であることを特徴とする請求項1または2記載の入出力データ転送システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はコンピュータ入出力システムにおける入出力データ転送システムに係り、特に、チャネル装置と入出力装置との間のデータ転送を、転送容量帯域幅の異なる伝送路を経由して多重に、あるいは、分割したデータ形式で転送し、伝送路の使用効率の向上と多様なデータ転送速度の選択とを可能とした入出力データ転送システムに関する。

【0002】

【従来の技術】近年、メインフレームコンピュータシステムの入出力インタフェースは、複数の銅線上で並列にデータ転送を行うパラレル入出力インタフェースから、高転送容量で長距離接続が可能な光ファイバを媒体としたシリアル入出力インタフェースへと移行しつつある。そして、現在の主流となっているシリアル入出力インタ

フェースは、200メガビット/秒のデータ転送容量を持つ光ファイバリンクとスイッチ装置等のリピータとを介して数十キロメートルのオーダでデータ転送が可能である。

【0003】この種のチャネルに関する従来技術として、例えば、“Enterprise Systems Architecture/390 ESCON I/O Interface” Third Edition(August,1992) IBM Corporation等に記載された技術や、ACONARC (Advanced Connection Architecture)チャネルと呼ばれる技術が知られている。

【0004】光伝送技術の進歩により、チャネルの転送容量は高くなり、伝送距離は長距離化する傾向にある。今日、トークンリングやFDDI (Fiber Distributed Data Interface), ATM (Asynchronous Transfer Mode)等に代表されるLAN (Local Area Network)とチャネル入出力インタフェースとの境を明確に区別することが難しくなっている。そして、オープンなネットワークに直接接続することが可能で数百キロメートルのオーダでデータ転送可能なチャネル装置、ファイバチャネルのようにオープンでかつ数ギガビットレートでの高転送容量が実現できるインタフェース、コンピュータシステム間のシステム結合インタフェース等、多様なチャネル装置がコンピュータシステム内で共存するようになり、外部記憶としての入出力装置とホストコンピュータとを接続する従来の入出力インタフェースに対しても高速化と長距離化との要求がますます高まっている。

【0005】例えば、前述したACONARCチャネルは、200メガビット/秒の光ファイバリンクとスイッチ装置とによって、スター型にチャネルと入出力装置とを接続したSwitched Point To Pointポロジを採用し、全てのリンクが同一の転送容量であると共に、両端のノード間でコネクションを確立し常にデータ転送経路の最大転送容量を使用して入出力動作を行うことができる。

【0006】数ギガビットレートでの動作が可能な部品が価格的にも十分に使用できる環境となった現在、従来の入出力インタフェースを効率良くスムーズに拡張し、システムの性能の向上に見合う入出力処理性能の向上が必要とされてきており、チャネル数を増加して入出力スループットを確保することや新規の高性能チャネルインタフェースの開発等による従来型の性能向上とは別の手段で、大容量インタフェースに順次乗り換えていく技術が必要である。

【0007】また、入出力動作の高速化という点でリンクのデータ転送容量が大きくなることは、実際にデータが転送中である時間の入出力動作に占める割合が大きいほど、すなわち、1回の入出力動作で転送するデータ量が多いほど効果も大きいことを意味する。しかし、データ転送の前後には、コマンド指示や終了報告に関する時間が存在し、これらの処理時間はあまり改善されず、むしろインタフェースの長距離化という点で応答待ち合

わせ時間が増大することになり、1回の入出力動作で実行するデータ量が小さい場合には、従来の入出力インタフェースプロトコルのままではリンクの大容量化に見合う改善効果を得ることができない。

【0008】リンクのデータ転送容量を効率良く使用して実際のデータ転送を行う手段に関する従来技術として、例えば、特開平6-187277号公報等に記載された技術が知られている。この従来技術は、同一リンク上で並列に同時に動作可能な入出力装置の場合に、フレーム多重によりリンクをシェアするという方法である。また、この種の従来技術として、ネットワーク上の複数のノード間で転送されるフレームを多重化する等によるフレーミングによるパケット多重や、時分割多重や周波数多重によるリンク上のインタフェースそのものをみかけ上あるいは完全に多重化する技術等が知られている。また、他の従来技術として、データ転送前後のオーバーヘッドにあたる処理をできるだけ単純化して高速化を図りたいいくつかのデータ転送プロトコルの存在も知られている。

【0009】ホストコンピュータシステムの入出力インタフェースとして、新しい入出力インタフェースとそのプロトコルとが採用されつつあるが、入出力装置を含めた全体として入出力データシステムが定着するまでに数年から十年以上の年月が必要である。しかし、単に入出力性能だけではなく信頼性や上位アプリケーションとの互換性等を考慮する必要性から、1、2年ビッチで進歩する光伝送技術に順次追随していくことは難しく、過去のアーキテクチャ拡張とは異なる段階的な性能向上対策が、ホストコンピュータシステムのCPUのみならず入出力インタフェースに対しても重要であり、ますます必要とされている。

【0010】

【発明が解決しようとする課題】コンピュータシステムのシステム性能向上を図るため、CPUの性能と合わせて入出力処理に関しても性能向上に対する要求が増大している。そして、近年のメインフレームコンピュータシステムは、チャネル装置としての単体性能向上と共にシステムに接続されるチャネル数も256チャネル、512チャネル、あるいはそれ以上のチャネル数にまで増加してきている。

【0011】光ファイバを用いるシリアル入出力インタフェースケーブルは、銅線を用いたパラレル入出力インタフェースに比べてはるかに軽く取り回しも容易ではあるが、チャネル数の増加に伴いまたスイッチ装置等を介したインタフェース経路の多様化に伴い、入出力インタフェースケーブルの設置や保守の問題が無視できなくなっている。

【0012】このため、複数のインタフェースケーブルを束ねたトランクケーブル等を用いて取扱いを簡素化していく手段も使用されているが、この方法は、フロア間

をまたいだビル内あるいはビル間の既存の設備に適用することが困難であるという問題点を有している。また、より高速な大容量データ転送が可能な最新の入出力インタフェースに乗り換える方法は、チャネル装置のみでなく接続される入出力装置を含めた変更が必要となるという問題点を有している。

【0013】本発明の目的は、前述した従来技術の問題点を解決し、高転送容量インタフェースを用いた多重チャネルパスを使用して、複数の入出力インタフェースケーブル上で動作していた入出力データ転送を、1本のシリアル入出力インタフェースケーブルへと集約することができ、コンピュータシステムの入出力インタフェースケーブルを飛躍的に削減することが可能な入出力データ転送システムを提供することにある。

【0014】また、本発明の目的は、入出力インタフェースケーブルの集約時に、従来の入出力装置をそのまま変更することなく使用することができ、オペレーティングシステムに対しても従来の入出力動作の変更を必要としない入出力データ転送システムを提供することにある。

【0015】光伝送技術の向上により、スイッチ装置や中継器等を介した入出力インタフェースの長距離化が進み、また、ネットワークに対して間接的、あるいはチャネル装置から直接接続された入出力インタフェースの超長距離化が図られているが、このような入出力インタフェースは、既存のデータ転送方式による伝送路の使用効率を低下させるという問題が生じている。このため、次世代の通信プロトコルの採用には、伝送路の使用効率向上と転送データの通信品質の確保とが重要な要素の1つとなるが、これらの採用と普及が進むまでの間、現状の問題点を解決する手段が必要とされる。

【0016】本発明の目的は、前述に鑑み、プロトコル変換のための高価な中継装置や、入出力装置等の大規模な変更を行うことなく、かつ、既存のコンピュータシステム内でオペレーティングシステムを含めたプログラム資源をそのまま流用することのできる入出力データ転送システムを提供することにある。

【0017】シリアルデータ転送の多重化技術として、時分割多重の技術があるが、時分割多重の技術は、1本の入出力インタフェース上で多重化されたパスのうちいくつかは不動作状態にあるとき、残りのパスのみでは入出力インタフェースのデータ転送容量を有効に使用することができないという問題点を有している。また、周波数多重による方法は、単純に1本の入出力インタフェースケーブルを複数のパスで使用することができ、かつ各パスの転送容量を制約することがないため、多重化の方法としては性能上最も優れた方法といえるが、安価な光伝送部品が普及し、少なくとも削減される光ケーブル本数分を含めたコストを下まわらなければならないという問題点が生じる。

【0018】本発明の目的は、前述した多重化の問題点を解決し、1システム当り数百本の入出力インタフェースとして安価に実現することができる点で優れている転送データをフレーミングした単位でのパケット多重方式によるインタフェースを採用すると共に、本発明が提供するインタフェースプロトコルの互換性により、プログラム資源を流用し、プログラム変更という隠れたコストをも必要としない安価な入出力データ転送システムを提供することにある。

【0019】メインフレームコンピュータは、高性能かつコンパクトな装置へと進歩を続けており、設置面積や消費電力等の飛躍的な改善が進んでいるが、システムとしての高性能を維持しさらに向上させるため、接続される入出力インタフェースは増加する傾向に有り、設置面積や装置に対する入出力サブシステムの占める割合が急激に増加しているという問題点を生じている。特に、チャンネル装置は、入出力インタフェースケーブルと直接つながるため、光インタフェース用のコネクタ部分をチャンネルバス数分用意することが必要となり、装置によっては大部分が入出力インタフェースに関連する部分といったメインフレームコンピュータが増えつつあるという問題点を有している。

【0020】本発明の目的は、前記チャンネル装置の持つ問題点を解決し、少ないチャンネル数でシステム性能を発揮することができる高性能チャンネル装置を備えたコンピュータシステムや、本発明のように従来の入出力装置をそのまま使用することができ、かつ、システムチャンネル数を削減することのできる入出力データ転送システムを提供することにある。

【0021】

【課題を解決するための手段】本発明によれば前記目的は、入出力処理装置のチャンネル装置と、複数の入出力装置のそれぞれのポート装置との間が光ファイバを用いたシリアルインタフェースによる光リンクで接続され、データ転送を前記シリアルインタフェース上でフレーム送受信により行う入出力データ転送システムにおいて、前記入出力処理装置が複数のチャンネル装置として動作可能な多重チャンネル装置を備え、前記入出力装置が複数のポートとして動作可能な多重ポート装置を備え、前記多重チャンネル装置と前記多重ポート装置とが高ビットレートの大容量光リンクにより接続され、前記多重チャンネル装置と前記多重ポート装置との間の大容量光リンクが、フレーム多重によりデータ転送を行う複数論理チャンネルバスモードと、1チャンネルバスとして使用する高速シングルチャンネルバスモードとのいずれかのモードが選択されて動作するようにされていることにより達成される。

【0022】また、前記目的は、前記高ビットレートの大容量光リンクが、その上で多重可能なチャンネルバス数が、前記入出力処理装置のチャンネル装置と入出力装置のポート装置と接続する光リンクの転送容量と多重度との

積が前記大容量光リンクの転送容量を越えない多重度に制限され、多重化された各チャンネルバスに対してそれぞれ論理的な複数のコネクションを確立することにより達成される。

【0023】また、前記目的は、前記高ビットレートの大容量光リンクが、1チャンネルバスとして高速シングルチャンネルバスモードで使用される場合、1経路の物理リンクとして動作するデータ転送プロトコルによりデータ転送を行い、フレーム多重によりデータ転送を行う複数論理チャンネルバスモードで使用される場合、論理的な複数のチャンネルバスが、それぞれ異なるプロトコルによりデータ転送を行うことを可能とすることにより達成される。

【0024】さらに、前述した本発明の目的は、請求項に記載されない以下に記載するような構成を備えることにより達成される。

【0025】本発明の入出力データ転送システムは、入出力処理装置としてのチャンネル装置と複数の入出力装置との間を光ファイバを用いたシリアルインタフェースによる光リンクにより接続し、データ転送をシリアルインタフェース上でフレーム送受信によって実行するチャンネル装置と入出力装置との間の入出力データ転送システムであり、従来のチャンネル装置と入出力装置の入出力ポート間に接続された中容量の光リンクに対して、データ転送容量が大きい高ビットレートの大容量光リンクと、転送容量の異なる複数のリンク間で動的にスイッチングを行うスイッチ装置とを備え、チャンネル装置がオペレーティングシステムに対して複数のチャンネルバスとして動作可能な多重チャンネル装置として構成され、スイッチ装置の多重ポート装置と多重チャンネル装置との間をフレーム多重によりデータ転送を行い、あるいは、入出力装置の多重ポート装置と多重チャンネル装置との間、入出力装置の多重ポート装置とスイッチ装置の多重ポート装置との間をフレーム多重によりデータ転送を行う。

【0026】また、本発明の入出力データ転送システムは、従来の入出力インタフェースにおけるチャンネルバスと互換性を保つため、フレーム多重されたシリアルインタフェースの接続管理が同一リンク上での論理チャンネルバスとしてそれぞれ接続管理され、チャンネル装置と入出力装置の入出力ポートとの間のデータ転送経路が、中容量リンクのチャンネルバスと大容量リンクの論理チャンネルバスとを経由して接続されている。

【0027】本発明の大容量リンク上では、データ転送プロトコルとして中容量リンク上のフレーム形式に従来プロトコルのフレームをペイロードとしてマッピングする手段を用いて、異種プロトコルを経由したデータ転送が行われる。このプロトコルの変換手法は、よく知られた方法であり、この方法を用いることにより、本発明においても、大容量リンクを1本のリンクとしてシステムが認識することができ、システムの運用、保守を行う場

合に好適である。さらに、本発明は、フレーム多重された各論理チャネルパスに対してそれぞれ独立に接続管理が行われ、従来のチャネルパスの接続管理と同様にデータ転送経路としてコネクションを確立でき、データ転送に必要な帯域幅を確保することができる。すなわち、本発明は、データ転送帯域幅の確保とコネクション管理とのために、大容量光リンク上の論理チャネルパスに対して多重度を限定し、データ転送容量の総和を光リンクの帯域幅にあわせる手段により、フレーム多重に要する論理回路を単純化した複数コネクションを各論理チャネルパス上に実現している。このコネクションは、中容量リンクの全容量を動作帯域幅として確保するのと同様、大容量リンク上に同一容量分の動作帯域幅を論理的なコネクションとして確保することと等価な機能を提供することができる。

【0028】本発明は、転送容量の異なるシリアルインタフェース上で異なるプロトコルによりデータ転送を行うことを特徴としたデータ転送システムであると共に、大容量入出力インタフェースが高速な1本のチャネルパスとしても動作可能とするため、大容量リンク上で動作中の論理チャネルパスに対して常にインタフェースの全転送容量を割り当てる手段を備える。すなわち、本発明は、複数のチャネルパスが均等なプライオリティによりフレームの送信を行う以外には多重度を限定するのみで、特別にチャネルパス単位でのデータ転送容量を限定する手段を用いずに多重チャネルパスを実現しており、多重チャネル装置の1チャネル及び多重ポート装置内の1ポートが、大容量リンク上で動作中の他の論理チャネルパスがない場合にデータ転送容量の全帯域幅を使用したデータ転送を行うこと可能となる。これはまた、大容量インタフェースの接続距離を延長するための中継器やスイッチ装置等のリピータを配置する等、単一リンク上で動作を完結したプロトコルとしておくことにより拡張性がある点で有効である。

【0029】また、本発明は、異なるプロトコルによりデータ転送を行う場合、プロトコル変換を必要とするスイッチ装置において、プロトコル変換を容易にかつ高速に処理するため、中容量リンク上のフレーム内リンクアドレスを大容量リンク上のフレームヘッダ内にダイレクトにマッピングする手段を用いる。スイッチ装置内の多重ポートが内部の各ポートに対してリンクからの受信フレームをルーティングする際、内部ポートのポート番号に対応する情報としてリンクアドレスがフレームヘッダ内にあれば、リンクアドレスとしての内部ポート番号が内部スイッチマトリクスのスイッチングIDとなるため、スイッチ装置内部処理を従来の場合から変更する必要がなく容易に実現することが可能である。従って、本発明における大容量リンク上のデータ転送プロトコルは、一本のリンクとしての物理リンクアドレスと、多重化された論理チャネルパスの各IDとして論理チャネル

パスリンクアドレスをフレームヘッダ内に持つ。

【0030】中容量インタフェースで接続されたチャネル装置とポート装置とが、コンピュータシステム内でその接続経路であるチャネルパスをリンクアドレスによって認識していたように、本発明も、多重チャネル内の各チャネル及び多重ポート内の各ポートが、大容量インタフェース内の論理チャネルパスを認識している。これは、多重チャネルと多重ポートとのリンクに関連する部分、及び、システムの運用、保守のための大容量インタフェースを1本のリンクとして認識する部分を除いて、システムの大部分が中容量インタフェースのみで接続された場合と全く同じように動作可能であることを意味している。

【0031】本発明の多重チャネル装置は、リンクエラー検出を全チャネルが認識できる回路と、リンクリカバリを実行するチャネルを特定するマスターチャネル識別回路とを備え、チャネルマイクロプログラムがマスターチャネルであることを判定した場合のみリカバリ動作を実施する。これにより、エラー検出が1チャネルのみであった場合、エラー検出及びリカバリを行うチャネル以外はエラー認識後のリンクリカバリの動作を行うことなくそのままリンク回復の待ち状態に入る。これは、チャネルマイクロプログラムにとっても従来中容量リンクでのリンク障害処理をそのまま流用することができ、オペレーティングシステムに対する入出力処理装置としてチャネルがビジー状態であることを従来と同様に処理することができることを意味する。

【0032】本発明の多重チャネル装置は、大容量光リンクに接続される光インタフェースドライバをチャネルパッケージ上に実装しているため、従来の中容量光リンク用インタフェースドライバを各チャネル毎に持っていたチャネルパッケージとは物理的に異なるパッケージである。従来、チャネルパス毎にチャネルパスタイプとしてオペレーティングシステム上で定義された入出力構成情報により認識されていたチャネル装置種別は、本発明が備える物理チャネルパステーブル内の物理的なパッケージ種別を示す固有のタイプコードを参照することによってはじめて識別可能となる。これは、多重チャネル装置内の各チャネルがオペレーティングシステムからは中容量光リンクの各チャネルと全く同一に見え、チャネルの動作モードタイプ等の構成情報がチャネル装置の物理的な装置情報と区別され、それぞれ個別に物理チャネルパス番号毎に管理されていることを意味している。

【0033】間違って構成定義されたりあるいはチャネル装置の誤インストールによるチャネルパスタイプ不一致は、チャネル装置情報とチャネルパスタイプ構成情報とを比較することによりエラーとして検出されるが、本発明が提供する物理チャネルパステーブルを参照する手段により、エラー検出に要する処理時間の大部分を占めるチャネル装置情報の読み取り処理を大幅に短縮するこ

とができ、チャンネルパスオンライン処理時間等を高速化することが可能である。また、本発明は、各チャンネルパスに対応するリンクエラーログアウト情報と物理チャンネルパステーブルとを解析し、高ビットレートの光リンクに対しても1本のリンクとして障害部位を指摘できる手段を提供する。

【0034】

【発明の実施の形態】以下、本発明による入出力データ転送システムの一実施形態を図面により詳細に説明する。

【0035】図1は本発明の一実施形態による入出力データ転送システムの概略構成を示すブロック図、図2はチャンネル装置の概略構成を示すブロック図、図3は多重チャンネル装置の論理構造の概略を示すブロック図、図4は多重ポート装置の概略構成を示すブロック図、図5はシリアル入出力インタフェース上の転送フレームの構造とそのブロック変換を説明する図、図6は物理チャンネルパステーブルの構成を説明する図である。図1～図4において、1、11はホストコンピュータ、2はチャンネルパス、3は多重チャンネル、4は入出力装置、5は入出力ポート、6は記憶制御ユニット、7はスイッチ装置、8はスイッチポート、9、10は多重ポート、20、21は光ファイバリンク、22はポート間論理接続路、30は主記憶装置、31は多重チャンネル装置、33はインタフェースドライバ、34は主記憶インタフェース制御部、35はチャンネル、36は多重・分配制御部、37は外部インタフェースプロトコル制御部、38はリンクコネクション制御部、50はチャンネルパス制御部、51はデータ転送バッファ、60はフェッチデータレジスタ(FDR)、61はストアデータレジスタ(SDR)、62は送信フレームレジスタ(TFR)、63は受信フレームレジスタ(RFR)、64～67はデータインタフェース線、68は制御インタフェース線、70は記憶制御ユニットまたはマトリクススイッチ、71は多重ポート装置、73はインタフェースドライバ、74は内部インタフェース制御部、75はポート、76は多重・分配制御部、77は外部インタフェースプロトコル制御部、78はリンクコネクション制御部である。

【0036】本発明の一実施形態による入出力データ転送システムは、異なる入出力インタフェースを持つ入出力装置が1つのシステムに混在して接続されたシステムであり、シリアル入出力インタフェースの中でもさらに異なるプロトコルを使用してデータ転送を行い、インタフェース上のデータ転送容量が異なる入出力インタフェースを接続可能なチャンネル装置を複数備えたホストコンピュータと、プロトコル及びデータ転送容量が異なる複数のポートを備えたスイッチ装置あるいは入出力装置とにより構成される。

【0037】本発明の一実施形態によるデータ転送システムは、具体的には、図1に示すように、中容量の光フ

ァイバによるリンク20を収容するチャンネルパス2及び大容量、例えばチャンネルパス20の4倍程度の容量を持つ光ファイバによるリンク21を収容する多重チャンネル3を有するホストコンピュータ1と、中容量のリンク20を収容するチャンネルパス2を有するホストコンピュータ11と、リンク20、21を介して直接ホストコンピュータ1に接続される、多重ポート10及び入出力ポート5、記憶制御ユニット6を有する入出力装置4と、入出力ポート5'、記憶制御ユニット6'を有する入出力装置4'と、多重ポート9及びスイッチポート8を有し、ホストコンピュータ相互間の接続(図1にはこの接続リンクは示されていない)、ホストコンピュータと入出力装置との間の接続を行うスイッチ装置7とを備えて構成されている。

【0038】前述した構成において、ホストコンピュータ1は、複数のチャンネルパス2を介して複数の入出力装置4、4'、スイッチ装置7または他ホストコンピュータ11との間でデータ転送を行う。そして、ホストコンピュータ1は、光インタフェースである中容量のリンク20と大容量のデータ転送が可能なリンク21とを混在して収容しており、多重チャンネル3によって多重化された複数のチャンネルパス2の転送データをリンク21を介して相互に送受信することが可能である。また、図示システムは、入出力装置4の記憶制御入出力ポート5を多重化した多重ポート10やスイッチ装置7のスイッチポート8を多重化した多重ポート9との間でデータ転送を行うことができるものである。

【0039】多重チャンネル3は、ホストコンピュータ上で動作するオペレーティングシステムに対して1つのチャンネルパスとして動作することも複数のチャンネルパスとして動作することも可能であるが、多重することができるチャンネルパス数は物理的なチャンネル装置の構造による制限の外に各チャンネルパスのデータ転送レートの総和によっても制限される。本発明の実施形態は、リンク21の転送容量を越えないチャンネルパス数としてリンク20の4倍以上の転送容量を持つリンク21に対して4以下のチャンネルパスを多重化している。このことは、例えば、中容量リンク20の伝送速度200Mビット/秒とし、大容量リンク20の伝送速度として1062.5Mビット/秒を考えた場合に、多重度の上限を5で制限することを意味する。

【0040】本発明の一実施形態における多重度の限定は、図5により詳しく説明するが、チャンネルパスが多重された大容量リンクと従来の中容量リンクとでデータ転送プロトコルが異なる場合に、チャンネルパスの多重化に必要なオーバーヘッドの増加を加味してもまだ十分に中容量リンクと同等の転送容量を確保可能な多重度で制限することであり、従来の機能との互換性を維持するためのものである。大容量リンク21上で多重化された各チャンネルパス2に対して常に一定以上のデータ転送容量をリ

ンク内に確保できることが、従来の中容量リンクとの異種プロトコルを経由するデータ転送においては特に重要である。

【0041】スイッチ装置7は、多重ポート9を介してホストコンピュータ1の多重チャネル3との間、入出力装置4の多重ポート10との間（図1には接続リンクは示されていない）でのデータ転送を可能にし、自装置内の論理的なポート接続リンク22を介してデータ転送を行うことができる。多重ポート9は、1つ以上のポート8とリンク21との間で送受信フレームをフレーム単位で多重または分配し、1つ以上の内部論理接続22を介して1つ以上の他ポートとの間で動的（ダイナミック）または静的（スタティック）な論理経路を確立し、転送容量の異なる複数のリンク20とリンク21との間のデータ転送を行うことができる。また、スイッチ装置7は、複数の多重ポート9を設けることにより、多重ポート間の1つ以上の内部論理経路を確立して、リンク21から他のリンク21へのデータ転送を行うことができる。

【0042】入出力装置4の多重ポート10は、1つの記憶制御ユニット入出力ポート5として動作することも複数の入出力ポート5に対して送受信フレームをフレーム単位で多重または分配することもできる。また、入出力装置4の多重ポート10は、スイッチ装置7が多重ポート間のスイッチング機構を動的あるいは静的に接続できる場合、スイッチ装置7を介した多重ポート間の接続も可能である。

【0043】前述した本発明の実施形態によるデータ転送システムによれば、入出力インタフェースケーブルの削減を図ることができるという効果を得ることができる。すなわち、複数の入出力インタフェースケーブル上で動作していた入出力データ転送を1本のシリアル入出力インタフェースケーブルへと削減することができ、システム全体として多数の入出力インタフェースケーブルを削減することができる。これは、コンピュータシステムが大きければ大きいほど問題となるケーブル本数を、ケーブル本数に比例して効果的に削減できることを意味する。

【0044】また、前述した本発明の実施形態によるデータ転送システムによれば、入出力インタフェースケーブルの集約時において、従来の入出力インタフェースと互換性を維持することができる。すなわち、ホストコンピュータとスイッチ装置との間のチャネルバス多重と従来の入出力インタフェースとの接続によって、従来の入出力装置をそのまま変更なしで使用することができると共に、オペレーティングシステムから見た多重チャネル3が従来のチャネルバス2の集合体であり、オペレーティングシステムは、特に多重チャネル3の実体を意識する必要がなく、入出力インタフェースとしての制御を変更する必要がない。

【0045】また、前述した本発明の実施形態によるデータ転送システムによれば、現状設備からの移行が容易であり低コストで実現することができるという効果を得ることができる。すなわち、ホストコンピュータの多重チャネル装置3と入出力装置またはスイッチ装置の多重ポート装置のみをそれぞれ交換すればよく、それぞれ1枚のパッケージ程度の交換/増設によりホストコンピュータ上のプログラム資源をそのまま使用することができる。これにより、必要に応じてシステムを停止させることなく変更することが容易であり、顧客業務を継続したまま並行にシステム機能を拡張することも容易となる。また、顧客設備の追加変更が必要ない点も重要である。

【0046】さらに、前述した本発明の実施形態によるデータ転送システムによれば、高速な入出力インタフェースのサポートを行うことができるという効果を得ることができる。特に、ホストコンピュータの多重チャネル装置3と入出力装置の多重ポート装置10とがスイッチ装置を介さずにダイレクトに、あるいはリピータのみを経由している場合、それぞれ1チャネル1ポートとして大容量入出力インタフェースの全帯域を使用することにより、リンク21を1本の高スループットの入出力インタフェースとして動作させることができる。

【0047】次に、図2を参照して多重チャネル3を構成する多重チャネル装置31について説明する。

【0048】多重チャネル装置31は、本発明の一実施形態において、チャネル専用マイクロプロセッサを備えて構成される多重チャネル3と光ファイバインタフェース用のインタフェースドライバ33とにより構成され、図示例の多重チャネル装置31は、1つのパッケージで4つのチャネルバスをサポートしている。

【0049】多重チャネル3は、主記憶装置30からのチャネルコマンドの読み出し、主記憶装置30との間のデータ転送、チャネルコマンドの終了結果の主記憶装置30への書き込みを行い、入出力装置や他ホストコンピュータとの間で、インタフェースドライバ33を通して光ファイバによりデータ転送を行う。

【0050】そして、多重チャネル3は、光インタフェースドライバ33との間に、外部インタフェースプロトコル制御部37と、送受信フレームの多重および分配制御部36と、4つのチャネル35と、主記憶装置30との間のデータ転送制御を行う主記憶インタフェース制御部34とを備えて構成される。

【0051】多重チャネル3の多重・分配制御部36は、チャネル“0”から“3”の各チャネル35からの送信フレームを多重化し、外部インタフェースプロトコル制御部37の制御に従ってフレームをインタフェースドライバ33に送信する。多重・分配制御部36は、同時に2つ以上のチャネルからフレーム送信要求を受け取った場合、あるいは他のチャネルからの要求によるフレームを送信中にフレーム送信要求を受け取った場合、送

信フレームをシリアル化するためにチャンネル35からの要求を複数受け付けず、外部インタフェースプロトコル制御部37がフレーム送信ビジー状態から送信要求待ち状態になったところで各チャンネル35に対して巡回プライオリティに従ってフレーム送信を受け付ける。

【0052】インタフェースドライバ33は、送信フレームを電気信号から光信号に変換し光ファイバ21を介して送信する。インタフェースドライバ33で受信されたフレームは、受信フレーム内のヘッダ情報にチャンネル番号識別情報を持ち、多重・分配制御部36によって識別された受信フレームが属するチャンネル番号に従い各チャンネルへ分配される。なお、受信フレーム内のヘッダ情報及びチャンネル番号識別情報等に関しては、図5に示すフレーム構造を参照して後述する。

【0053】多重チャンネル3は、各チャンネル35のフレーム送受信に対して光インタフェース転送容量の全帯域を割り当て、ある1つのチャンネル35に関連する送信フレームと送信のフレーム間、または受信フレームと受信フレームの間に他のチャンネルに関するフレームを送信または受信するフレーム多重を行うものである点で特徴付けられる。これは、各チャンネルバス毎に光インタフェース上のデータ転送容量を固定した時分割による割り当てではなく、その多重チャンネルが1チャンネルバスとして動作する場合に、その光インタフェース上の全転送容量帯域を用いた高速なチャンネルバスとして動作可能であることを意味する。さらに、多重チャンネル3は、複数チャンネルバスとして動作する場合、各チャンネルバス毎に管理されているリンクの接続管理情報に対して、各チャンネルバスに対しては従来の接続管理をそのまま大容量光インタフェース上の論理的な接続として互換性を維持するため、外部インタフェースプロトコル制御部37とリンクコネクション制御部38部とによって論理接続(コネクション)制御を行う。

【0054】従来のチャンネル装置は、物理的な入出力インタフェースと1対1に位置付けられ、1つの入出力インタフェースを物理的に制御すると共にホストコンピュータシステムから1つの入出力インタフェースとしてのチャンネルバス構成情報によって管理されていた。また、MLPF(Multiple Logical Processor Feature)時のAMIF(ACONARC Multiple Image Facility)のように、チャンネルバスを共有する複数のLPA R(Logical PARTition)からの入出力動作を1つのチャンネルバス上で実行するための機能がすでに知られているが、この機能は、ある入出力動作に対してチャンネルバスが他のLPA Rからの入出力動作中ビジー状態となり、リンクの接続状態が解除されるまで新たな入出力動作を受け付けず、チャンネルバス上での全転送容量を1つの入出力動作に対して割り当てるものである。

【0055】本発明の実施形態における多重チャンネル装置31は、ホストコンピュータ上のオペレーティングシ

ステムから見た従来の物理的なチャンネルバスに対応するチャンネル35を論理チャンネルとして複数備え、それぞれのチャンネルが1つの物理入出力インタフェースを共有し、かつ、フレーム単位での多重化と複数チャンネルの同時入出力動作とを実現可能なチャンネル多重機能を有する。さらに、多重チャンネル装置31は、入出力インタフェースのデータ転送容量帯域を1ないし複数の動作中チャンネルに対して常に最大まで効率良く割り当てることが可能である。

【0056】多重チャンネル3内の各チャンネル35がオペレーティングシステムに対して従来の物理的なチャンネルバスとの互換性を保つためには、各チャンネル35がそれぞれ独立に入出力動作を完結できること、従来入出力装置がそのまま使用できることが必要である。また、物理的に異なる入出力インタフェースを経由することにより、データ転送中に入出力装置のポートやチャンネル35でデータオーバーランが発生したり、スイッチポート上でデータがスタックされることがないように入出力インタフェースを制御する必要がある。

【0057】多重チャンネル3は、大容量入出力インタフェース上で多重化されたチャンネルバスの1つが、スイッチ装置内のポート間論理接続を経由して中容量入出力インタフェースと接続されるため、スイッチ装置の多重ポート内でフレームがスタックしないように中容量入出力インタフェースと同一のデータ転送容量でなければならない。また、大容量入出力インタフェース上の1チャンネルバスが占有するデータ転送容量が中容量入出力インタフェースより小さい場合、入出力装置からのリード動作時に多重ポート内でフレームがスタックし性能低下を招くことになり、さらに、入出力装置がオーバーランを検出する可能性がある。逆に、大容量入出力インタフェース上の1チャンネルバスが占有するデータ転送容量が中容量入出力インタフェースより大きい場合は、チャンネルからのライト動作時に多重ポート内でフレームがスタックされるが、多重チャンネル3のチャンネル35が多重リンクを意識できるためオーバーランを回避することができる。ただし、転送容量の差が大きければ大きいほど多重ポート内でスタックするフレームが多くなるため、多重ポートの大容量入出力インタフェース受信側により大きな受信バッファを備える必要がある。

【0058】本発明における大容量入出力インタフェースは、高速な1本のチャンネルバスとしても動作可能とするため、動作中のチャンネルバスに対して常にインタフェースの全転送容量を割り当てられる。このことは、複数のチャンネルバスが均等なプライオリティでフレーム送信しているのみであることを意味し、多重ポートとして大容量の受信バッファを備えていることを示しているが、最大でも多重チャンネルと同じバッファ容量で十分である。これにより、本発明における大容量入出力インタフェースは、多重度を限定することにより特別にチャンネル

バス単位でのデータ転送容量を限定する手段を用いることなく多重チャンネルバスを実現することができる。

【0059】従来のチャンネルバスとの互換性を保つためには、各チャンネルバス毎に管理されているリンクの接続管理情報も従来と同様にチャンネルバス単位で管理する必要がある。このため、本発明の実施形態において、各チャンネル35は、大容量入出力インタフェース上で多重化される各チャンネルバス毎に論理的な接続として論理コネクションが確立／解除できるように、リンクコネクション制御部38によって論理接続制御を行う。

【0060】次に、前述の論理接続制御に関して、図3に示す多重チャンネルの構成を示すブロック図及び図5に示すシリアル入出力インタフェース上の転送フレーム構造とそのブロックの変換を説明する図を参照してさらに詳しく説明する。

【0061】多重チャンネル3は、図3に示すように、その内部に入出力インタフェース上でのデータ転送と主記憶インタフェース上でのデータ転送との動作速度の違いを緩衝するデータ転送バッファ51を持ち、主記憶上のデータを外部インタフェース経由で入出力装置へライトし、あるいは入出力装置上のデータを外部インタフェース経由でリードして主記憶装置へ読み出す。データ転送バッファ51は、入出力インタフェースのデータキャッシュであると共に、多重チャンネル内の各チャンネルに相当するチャンネルバス制御部50との間でデータバス64～66を介した主記憶装置との間のデータ転送と、データバス66～67を介した入出力装置との間のフレーム送受信とによって共有される。図示例の多重チャンネル3は、チャンネルバス制御部50及びデータ転送バッファ51がそれぞれ多重チャンネルとして実装された4本のチャンネルバスに対応し、チャンネルバス制御部“0”から“3”とデータ転送バッファ“0”から“3”に論理分割されている。

【0062】主記憶インタフェース制御部34により制御されて主記憶装置から受け取ったフェッチデータレジスタFDR60のライトデータは、データバス64を介して一旦データ転送バッファ51に格納され、外部インタフェースプロトコル制御部37の制御に従ってデータ転送バッファ51からデータバス67経由で送信フレームレジスタTFR62に転送される。データバス67上では、多重分配制御部36による送信データの多重化が行われる。データ転送バッファ51は、チャンネルバス制御部50によって共有され、論理分割されたデータ転送バッファ“0”～“3”としてチャンネルバス制御部“0”～“3”によって制御されている。

【0063】データ転送バッファ51の論理分割方法に関しては、実現するための論理規模等によって複数の論理方式が考えられるが、本発明の実施形態は、論理規模が小さく、1チャンネルバスとして動作時に論理資源を有効に使用することができるという観点から、4等分割か

つチャンネルバス制御部“0”のみ全バッファを使用可能なバッファポインタを持つ方法を採用している。多重・分配制御部36が行う送信データの多重化は、4つのデータ転送バッファ“0”～“3”のデータ送信リクエストを外部インタフェースプロトコル制御部37からのフレーム送信許可によってセレクトする動作である。外部インタフェースプロトコル制御部37は、データ転送バッファ51から受け取った送信データにフレームヘッダを付加し、リンクコネクション制御部38からの制御情報をもとにデリミタとあわせて外部インタフェースに送信するためのフレームに変換する。送信フレームレジスタTFR62の送信データフレームは、光ファイバ上の転送に適したコードに変調されインタフェースドライバへ送信される。

【0064】外部インタフェースより受信したフレームは、インタフェースドライバで電気信号に変換されデコードされて受信フレームレジスタRFR63内に格納される。この受信フレームは、外部インタフェースプロトコル制御部37によってチャンネルバス制御“0”～

“3”のうちどのチャンネルバスに関連するフレームかがチェックされ、またリンクコネクション制御部38あるいは関連するチャンネルバス制御部50によって受信フレームの妥当性がチェックされる。各チャンネルバス制御部が管理するコネクション情報と受信フレームとの妥当性のチェックは、受信フレームの種別によりリンクコネクション制御38のみでチェックされる場合もあるが、オペレーティングシステムから見たチャンネルバス動作の互換性を保つため、各チャンネルバス制御からはチャンネルバス対応に個別の中容量光インタフェースが接続された場合と全く同様にかつ個別に管理される。

【0065】従って、図3に示すリンクコネクション制御部38は、受信フレーム中から各チャンネルバスに対応するコネクション情報を検出し、制御信号68を介して各チャンネルバス制御部での判定を可能とすると共に、受信フレームの種別に応じて妥当性のチェックを行う。外部インタフェースプロトコル制御37によってどのチャンネルバスに関連するフレームかが判定されると、その情報を元に多重・分配制御部36は、データ転送バッファ51の対応する論理分割位置へデータを格納する。データ転送バッファ51内の転送データは、データバス65と送信データレジスタSDR61を介して主記憶装置30へ転送される。

【0066】次に、入出力装置4またはスイッチ装置7における多重ポート9、10の構成を図4を参照して説明する。

【0067】図4において、入出力装置4またはスイッチ装置7における多重ポート9、10は、多重ポート装置71として示されており、多重ポート装置71は、多重ポート72とインタフェースドライバ73とにより構成されている。多重ポート72は、複数のポート75を

搭載し、各ポートはそれぞれインタフェース制御部74を介して上位の記憶制御装置6またはマトリクススイッチ70とデータ転送を行い、入出力デバイスあるいはスイッチ装置のマトリクススイッチが制御する論理接続パスの相手先ポートとデータ転送を行う。また、多重ポート72は、外部シリアルインタフェースであるリンク21に対して多重ポート動作を行うため、多重・分配制御部76と外部インタフェースプロトコル制御部77とにより各ポート75からの送信フレームをフレーム単位での多重化し、外部インタフェースより受信した多重受信フレームを各ポートへ分配する。

【0068】そして、図示例の多重ポート72は、チャンネル装置と同様に物理的な各インタフェースの転送容量に依存した4ポートが多重化されている。特にスイッチ装置の場合、各ポートが任意のスイッチ装置内の他ポートと動的な論理接続を確立するため、マトリクススイッチ70を経由した内部インタフェース上のデータ転送は、従来と同様のプロトコルで行われる。従って、図示の多重ポート72は、自スイッチ装置内の動的接続制御に関してはマトリクススイッチ70が持つ従来の機能をそのまま使用し、必要な内部インタフェース用のリンク22及び外部インタフェース用のリンク21間のプロトコル変換を外部インタフェースプロトコル制御部77が行っている。また、多重ポート72は、特に外部インタフェース用のリンク21に固有の多重フレームに対するコネクション制御を行うリンクコネクション制御部78を外部インタフェースプロトコル制御部72内に持ち、多重ポートチップ内部で従来プロトコルとの互換性を保ち、スイッチ装置7の従来機能を十分に活用し、多重ポート装置71のみの交換によってポート構成の変更を容易でかつ安価に実現することが可能である。

【0069】図4に示す多重ポートが入出力装置の多重ポートであった場合、多重ポート装置71としては、時分割でなくフレーム多重に対応することはスイッチ装置の多重ポート装置と同様である。そして、スイッチ装置の多重ポートとの相違は、スイッチ装置のように内部インタフェースのためのプロトコル変換を必要としないことと、接続先の多重チャンネル装置が1チャンネルパスとして動作時に、大容量のデータ伝送リンクとしてリンクの高帯域を維持したままで1チャンネル対1ポートのデータ転送を行う機能を備えていることである。但し、本発明の実施形態における1チャンネル対1ポートの大容量データ転送は、従来と大きく異なる新規なプロトコルによる新規な入出力インタフェースを目指したものではない。

【0070】図2、図3に示す多重チャンネル及び図4に示す多重ポートは、それぞれある1つのチャンネルまたはポートが自装置内のデータ転送バッファをフルに使用できる機能を持ち、大容量リンク上のフレームカプセル化プロトコルが1チャンネル対1ポートのデータ転送容量を制限していないことのみで、入出力動作としてコマンド

の受け渡しなど実際のデータ転送以外のオーバーヘッドが大きく低減するものではない。そして、これらの多重チャンネル、多重ポートは、最も重要な従来からの入出力インタフェースとの互換性を保つことができ、データフロー制御等が改善され、転送データ量が大きい入出力動作を要するアプリケーションであれば十分に大容量リンクの高帯域性を活かした高性能入出力インタフェースを実現することができる。また、比較的少ないデータ量を扱うアプリケーションに対して、むしろ同じリンク経路で多重チャンネルパスを選択した方がリンクの使用効率が高い場合もある。

【0071】前述したように、図2、図3に示す多重チャンネル及び図4に示す多重ポートを有する本発明の実施形態は、従来の入出力インタフェースとの高い互換性を持ち、リンクの使用形態に対して自由度があり、データ転送におけるリンク使用効率を高レベルに維持することができる。

【0072】次に、図5を参照して、シリアル入出力インタフェース上の転送フレームの構造とそのブロック変換について説明する。

【0073】図5において、大容量インタフェース上の転送データフレームであるフレーム形式A100と中容量インタフェース上の転送データフレームであるフレーム形式B101との間で変換されるフレーム内各フィールドの変換対応を矢印で示しており、矢印の向きがフレーム形式B101からフレーム形式A100への変換を表わしている。この変換は、例えば、入出力装置4からスイッチ装置7を介してスイッチングされたフレームを、多重ポート9によって大容量インタフェース上へフレーム送信する際に行われるブロック変換の例である。逆に、多重チャンネルから送信されたフレーム形式A100のフレームは、多重ポート9内で矢印の逆方向に変換され、スイッチ装置の内部マトリクススイッチによりスイッチングされ、中容量インタフェースに送信される。

【0074】フレーム形式A100は、SOF(Start of Frame)デリミタ、EOF(End of Frame)デリミタ、CRCエラーチェックコードフィールド、フレームヘッダ110、及び、ペイロードデータ111フィールドによって構成される。フレーム形式B101は、SOF及び宛て先リンクアドレスDLKA(Destination Link Address)、送信リンクアドレスSLKA(Source Link Address)、リンク制御CTL(Link Control)フィールドで構成されるリンクヘッダ112と、EOF、CRCで構成されるリンクトレーラ113と、データフィールド114とにより構成される。フレーム形式A100の場合、物理的なリンクとしては1本のシリアルインタフェース上で実現されているため、フレームヘッダ110内の宛て先リンクアドレスDLKA及び送信リンクアドレスSLKAはリンク固有のアドレスが入り、図5には、それぞれ、DADR、SADRと表示されている。

【0075】本発明の実施形態における特徴的な点の第1は、フレーム形式A100の中にフレーム形式B101のフレームをペイロードとしてマッピングすることが挙げられる。これは、異種プロトコル間でのデータ変換方法としてよく知られた手法であると共に、本発明の実施形態においても1本のリンクとしてシステムが認識できることがシステムの運用、保守に重要と考えているためである。また、本発明の実施形態による大容量インタフェースに接続された両端のノード間に、距離を延長するための中継器やスイッチ装置等のリピータを配置する上でも、単一リンク上での動作を完結したプロトコルとしておくことの重要性が挙げられる。

【0076】フレーム形式B101のSOF、EOFはコネクション制御のためそれぞれCSOF(Connect SOF)、PSOF(Passive SOF)と、DEOF(Disconnect EOF)、PEOF(Passive EOF)とに区別されている。そして、CSOFを持つフレームがリンクを通過してからDEOFフレームまでがコネクション確立中であることを示している。

【0077】フレーム形式B101をフレーム形式A100に変換する際、フレーム形式B101のSOF、EOFの種別は、フレーム形式A100のFCTL(Frame Control)フィールドに反映され、フレーム形式A100のSOF、EOFはフレーム形式B101のSOF、EOFとは独立に制御されるため、フレーム形式B101のSOF、EOFは、フレーム形式A100のリンクプロトコルに対して何ら影響を与えないと共に、多重チャネル3や多重ポート6は、フレーム形式A100のFCTLフィールドを用いてそれぞれリンク上に論理的なコネクションが確立中であるかどうかを制御することができる。これが本発明の実施形態における第2の特徴的な点である。このコネクションは、中容量インタフェース上でフレーム形式B101がリンクの全容量を動作帯域幅として確保すると同様に、大容量インタフェース上に同一容量分の動作帯域幅を論理的なコネクションとして確保する。

【0078】本発明の実施形態における特徴的な点の第3は、フレーム形式A100のフレームヘッダ110内にDID、SID(Destination, Source Identification)フィールドを持ち、フレーム形式BのDLKA、SLKAをそれぞれダイレクトにマッピングする点である。これにより、多重ポート6が内部の各ポートに対してリンクからの受信フレームをルーティングする際、内部ポートのポート番号に対応する情報としてDLKA、SLKAがフレームヘッダ内にあることによって容易にかつ高速にフレーム変換を処理することが可能である。また、スイッチ装置の場合、特にその内部ポート番号が内部スイッチマトリクススイッチングIDとなるため、スイッチ装置の各ポートIDを表わしていたフレーム形式BのDLKA、SLKAを直接フレーム形式Aのヘッ

ダから受信可能とすることができ、スイッチ装置内部処理は従来と変更なしに容易に実現可能である。

【0079】フレーム形式A100のDID及びSIDは、前記コネクション制御のIDとしても使用される。ポート間論理接続がダイナミック接続の場合、フレーム形式A100のDID、SIDフィールドは、フレーム形式B101のDLKA、SLKAが自スイッチ装置の内部ポート番号に対応する情報であるため、大容量光リンク上で多重化された各論理チャネルパスは、DID、SIDによって1対1に関連付けられる。一方、スタティック接続の場合、フレーム形式B101のDLKA、SLKAのみではユニークであることを保証できない。カスケード接続された他スイッチ装置のアドレッシングに使用されるリンクアドレスの場合やスタティック接続から直接入出力装置に接続された場合、スイッチ装置内のスタティックパススルー状態のポート番号は、通過するフレームのDLKA、SLKAと関連しないため、DID、SIDフィールド内のDLID(Destination Logical-path ID)125、SLID(Source Logical-path ID)126によって、はじめてユニークに論理チャネルパスを認識することができる。

【0080】DLID、SLIDは、多重チャネル装置内の物理チャネル番号を特定するためにチャネル間でユニークであればよく、複数のIDが1つのチャネルに割り当てられてもよい。また、多重ポート装置内でも各ポート間でユニークであればよい。ポート間論理接続がダイナミック接続の場合でも、DLID、SLIDのみで論理チャネルパスは1対1に関連付けられるが、従来、同一スイッチ装置に関連するリンクアドレスが各ポートでユニークに決定されていたことから、本発明の実施形態のDID、SIDは、それぞれDLKAとDLID、SLKAとSLIDにより構成されている。

【0081】大容量光リンク上のプロトコルに関連して、DID、SIDは、一連のデータ転送制御に関連してリンクアドレスと同じ宛て先及び送信元を指すとは限らない。DID、SIDは、データ転送時のフロー制御に必要な関連付けを表わすフィールドである。但し、本発明の実施形態においては、多重ポート装置内の各ポートが異種プロトコル間で行うフレーム変換処理を軽減するため、中容量リンク上のリンクアドレスと同じ宛て先及び送信元方向でマッピングしている。

【0082】中容量リンクで接続されたチャネル装置とポート装置とが、コンピュータシステム内でその接続経路であるリンクをフレーム形式B101のDLKA、SLKAによって認識していたように、多重チャネル3内の各チャネル及び多重ポート6内の各ポートは、フレーム形式A100のDID、SIDによって大容量インタフェース内の論理リンクを認識する。このことは、多重チャネル3と多重ポート6とのリンクに関連する部分、及びシステムの運用、保守のため大容量インタフェース

を1本のリンクとして認識する部分を除いて、システムの大部分が中容量インタフェースのみで接続された場合と全く同じように動作可能であることを意味している。

【0083】多重チャネル3及び多重ポート6は、それぞれ内部の各チャネルや各ポートに対して中容量インタフェースの転送容量と同じ動作帯域幅を保証し、コネクションをフレーム形式A100のDID、SIDペアの単位でFCTLフィールドを用いて制御することにより、システム上のオペレーティングシステムで管理されている入出力構成情報は何ら変更する必要がない。これにより、従来環境から容易に移行できると共に、多重チャネル3及び多重ポート6のみの交換で安価に機能拡張を行うことができる。

【0084】次に、チャネルインタフェース障害発生時の接続制御に関して、本発明の実施形態による多重チャネルのリンクコネクション制御部38及び多重ポートチップのリンクコネクション制御部78の動作を説明する。

【0085】大容量インタフェースの各論理チャネルパスに関するコネクションは、FCTLフィールドで管理されているため、コネクションエラーの検出などフレームの妥当性エラーに関しては、それぞれのチャネルが個別に管理することにより従来のリカバリ処理が実行され、エラーが検出されたチャネル以外はそのまま動作を継続することができる。大容量インタフェースの光リンクで障害が発生した場合、多重化された全てのチャネルパスのエラーが検出され、リカバリ動作に入る場合がある。光リンク上でビットエラーが発生した場合で、インターミッテントなエラーで単一フレームのみがエラーとなるような場合、リカバリ動作は単一チャネルのみで行われるが、複数ビットのエラーにより光リンク受信のキャラクタ同期ロス状態に入った場合や受信光レベル低下で信号ロス状態に入った場合、多重化されたすべてのチャネルパスがエラー検出からリカバリ動作へ入る。この場合、大容量光リンクがそれ自体で1本のリンクであるために、複数チャネルのリンクリカバリ動作が競合するという問題が発生する。

【0086】同期ロスや信号ロス状態のエラー検出時、そのリンクリカバリ動作は、光リンクをイニシャライズするためにデータとは異なるプリミティブな制御コードによって光リンクの状態を管理することにより行われ、リンクの両端にあたる各ノードが実際にフレームの送受信が可能なステータスに推移するまで、ノードを構成する各チャネル及び各ポートがフレーム送信や制御コードのレスポンスに支障を与えないよう制御されなければならない。

【0087】前述したリカバリ動作の競合を避けるための第1の手段として、各チャネルあるいは各ポートのうち、1チャネルまたは1ポートのみのエラーを検出する方法がある。エラー検出が1チャネルまたは1ポートの

みであればリカバリ動作の競合は発生しない。また、第2の手段として、エラーの検出を全てのチャネルまたはポートに対して行うがリカバリ動作は1チャネルまたは1ポートのみで行う方法がある。

【0088】本発明の実施形態による多重チャネル装置は、後者の第2の手段を用いて構成され、リンクエラーの検出を全チャネルが認識できる回路と、特にリカバリチャネルを特定するマスターチャネル識別回路とを持ち、チャネルマイクロプログラムがマスターチャネルであることを判定した場合のみリカバリ動作を実施するように構成される。

【0089】第2の手段を採用する理由は、エラー検出が1チャネルのみで行われた場合、エラー検出及びリカバリを行うチャネル以外リカバリチャネルが、全くエラーと認識しないでそのままリンク回復の待ち状態に入ることになり、これが、リンクの回復時間に依存してリンクエラー本来のエラーとは異なるエラー状態、例えば、オーバーラン検出やタイムアウト等を引き起こす要因となるためである。

【0090】また、第2の手段を採用する理由は、1チャネルに対してリンクエラーを報告する回路を4チャネルに報告する回路として構成されていればよいのみであり、またチャネルマイクロプログラムにとっても従来中容量リンクでのリンク障害処理をそのまま流用することができ、オペレーティングシステムに対する入出力処理装置としても、チャネルがビジー状態であることを従来と同様に処理することができるからである。さらに、リカバリ動作に対してマスターチャネル識別回路を設けることにより、従来リカバリ動作を行っていたチャネルマイクロプログラムは、従来と同様の処理で、マスターチャネル以外はリカバリ動作をスキップするだけでよい。また、ハードウェア回路としても、チャネルオンラインの1ビットレジスタから動作中の最弱番チャネル番号のみをマスターチャネルとして選択し、マイクロプログラムが判定可能な分岐条件に反映させるだけでよく、少ない論理回路規模で容易に実現することが可能である。

【0091】前述のリカバリ動作は、マスターチャネルをハードウェアを用いずにチャネルマイクロプログラムのみで判定して行うようにするのが最も良いように考えられる。しかし、従来全く独立に単チャネルとして動作していたチャネルが他チャネルの状態を監視することは、チャネル全体の管理情報を参照する処理を追加する必要があり、さらに従来オフライン中のチャネルに対しては動作モードの違いによりチャネルタイプがダイナミックに構成変更される場合があり、マイクロプログラムの入れ替えが可能なストップ状態にあるため、オンライン中のチャネルのみでマスターチャネルを決定しなければならない。これはまた、固定番号チャネルでリカバリを行うことができないことも意味している。

【0092】以上のことから、本発明の実施形態による

多重チャネルは、ハードウェアとして少ない論理回路の追加とマイクロプログラムのマスタチャネル判定の追加により、従来マイクロプログラムが行っていたリンク障害処理に対して高い互換性を実現することができる構成としている。

【0093】リンク障害からのリカバリやリンクのイニシャライズ処理のため、従来の中容量光リンクは、プリミティブな制御コードを使用している。この制御コードとしては、例えば、ACONARCチャネルを例にとると、IDL(Idle)、NOP(Not Operational)、OFL(Offline)、UD(Unconditional Disconnect)、UDR(Unconditional Disconnect Response)の5種類がある。大容量光リンクも一本のリンクとしてそのイニシャライズ及びリカバリのために同等のプリミティブな制御コードを持つ。中容量光リンクの各制御コードをそれぞれIDL2、NOP2、OFL2、UD2、UDR2、大容量光リンクの各制御コードをそれぞれIDL1、NOP1、OFL1、UD1、UDR1として、大容量光リンク上の論理コネクションと各制御コードの関係について説明する。

【0094】ACONARCチャネルインタフェースでのスイッチ装置は、スイッチ装置内のポート間論理接続がスタティック接続かダイナミック接続かによって、前述のプリミティブな制御コードがスイッチポート間で等価か否か違いがある。

【0095】そして、スイッチ装置内のポート間論理接続がダイナミック接続である場合、スイッチポートは独立にリンク接続先のチャネルあるいは入出力ポートとの間でイニシャライズを行うため、大容量光リンクのイニシャライズも多重チャネルと多重ポート間でのみ行われる。スイッチ装置と中容量光リンクを介した従来の入出力装置間は、各ポート間で従来と同様にOFL2の送信、OFL2のレスポンスとしてUD2の送信、UD2のレスポンスとしてUDR2の送信を行う。これと同様に大容量光リンクは、多重チャネル内の最初にオンラインされたチャネルがマスタチャネルとされ、多重ポートとの間でOFL1の送信、OFL1のレスポンスとしてUD1の送信、UD1のレスポンスとしてUDR1の送信が行われる。

【0096】一方、ポート間論理接続がスタティック接続の場合で、それぞれ中容量光リンクに接続されたポート間の場合、制御コードはスイッチ内を通過し、それぞれポートに接続された相手先の間でイニシャライズが行われる。多重ポート装置内の1つ以上のポートがスタティック接続であった場合、多重ポート及びスタティック接続先ポートは、それぞれダイナミック接続であった場合と同様にリンクイニシャライズを行い、制御コードの送信及び応答を行う。スタティック接続された両ポートが共に制御コードでのイニシャライズを完了したアイドル状態になるまで、先にアイドル状態となったポートで

受信したフレームは、もう一方のポートがアイドル状態になるまで、ダイナミック接続であった場合と同様に相手先ポート未接続のポートビジーを応答する。

【0097】本発明の実施形態によるスイッチ装置は、ポート間のスタティック接続が、両ポートが共にともにアイドル状態になってはじめて成立する擬似スタティック接続を採用しており、これにより、多重ポートとスタティック接続されたポートが中容量光リンクから制御コードを受信した場合にも、ポートとして制御コードに回答可能で、かつ多重ポートの他の論理チャネルパスはそのまま動作することが可能である。また、本発明の実施形態によるスイッチ装置は、中容量光リンクから受信した制御コードが論理パス解除を伴う場合でも、制御コードの受信によりダイナミック接続されたポートと同様に論理パスの状態変更通知を行うことにより、多重ポートの先の多重チャネルのうち関連するチャネルが論理パスを解除することができる。

【0098】リンクがアイドル状態となりフレームの送受信が可能となったところで、多重チャネル内の各チャネルと多重ポート内の各ポートとの間の関連付けが図5に示すフレーム形式A100のDID、SIDフィールドを用いて行われる。これは、ACONARCチャネルインタフェースでいうALA(Acquire Link Address)フレームに相当するフレーム形式A100のフレームが行うリンクアドレス取得処理であり、ICTLフィールドで区別されている。

【0099】DID、SIDフィールドで関連付けられたチャネルとポート間の論理チャネルパスは、スイッチ装置を経由した中容量光リンクとあわせてデータ転送経路を形成する。多重化された各チャネルは、入出力装置との間で相手先ノードIDの取得と論理パスの確立とを行う。チャネルと入出力装置との間で確立される論理パスは、コネクション制御されたフレームの送受信による論理パス確立の手順に従って確立される。これは、すでにコネクション管理に関して説明したように、中容量光リンクの全帯域幅と大容量光リンクの論理チャネルパスに割り当て可能な転送容量とを論理コネクションによって確保することによって、複数の論理パスを大容量光リンク上の論理チャネルパス毎にそれぞれ確立できることを意味する。

【0100】ホストコンピュータの初期リセット時、多重チャネル内で最初にオンラインとなるチャネルは、マスタチャネルとしてプリミティブ制御コードによるリンクイニシャライズ処理を実行し、リンクアドレス取得処理を行う。マスタチャネルのリンクアドレス取得は、スイッチ装置の多重ポート装置またはスイッチ装置を介さない場合には入出力装置の多重ポート装置との間で行われ、多重リンク上でのリンクアドレスであるフレーム形式A100のDLA、SLAを確定すると共に、論理チャネルパスとしてDID、SIDの関連付けを行う。

【0101】多重化されているマスタチャンネル以外のチャンネルは、論理チャンネルパスとしてDID、SIDの関連付けに必要なフレーム送受信処理から自チャンネル分のイニシャライゼーションを行う。また、マスタチャンネルを含むすべてのチャンネルは、相手先ノードIDの取得と論理パス確立のためのフレームの送受信とを行う。

【0102】初期リセット以外において、サービスフレームコンソールまたはオペレーティングシステムを介したチャンネルオンライン指示により、多重チャンネル装置内で最初にオンラインとなるチャンネルは、マスタチャンネルとして前記リンクイニシャライズ処理を行い、このチャンネルがオフラインとされるまでマスタチャンネルであり続ける。マスタチャンネルの交代は、マスタチャンネルがオフラインとなるときのみであり、多重チャンネル内に他のオンライン動作中チャンネルが存在し、動作中のチャンネルが複数であればその最弱番チャンネルにマスタチャンネルを引き継ぐ。

【0103】多重チャンネル装置内のすべてのチャンネルがオフライン状態にあるとき、すなわち、どのチャンネルもオンラインされていないかあるいはチャンネルオフライン時にマスタチャンネルを引き継ぐオンライン中チャンネルが存在しないとき、多重リンク上は、OFL1のプリミティブ制御コードを送信しているかも知れないし、光出力オフ状態かもしれない。

【0104】本発明の実施形態によるスイッチ装置は、前述のマスタチャンネル機能により、大容量多重リンクのリンクイニシャライズ処理を単一のリンクとして制御可能であると共に、マスタチャンネルを含めた各チャンネルが大容量多重リンクの存在をほとんど意識することなくそれぞれ独立なインタフェースと同様に論理チャンネルパスを構成することができ、従来の中容量リンクとのスイッチング接続を容易に実現することが可能である。

【0105】次に、図6に示す本発明の実施形態における物理チャンネルパステーブルの構成を説明する。コンピュータシステムに接続された物理的なチャンネル装置に対しては、システム内でユニークな物理チャンネル番号が割り振られており、図示例の物理チャンネルパステーブルは512チャンネルがシステムに接続されている場合を示している。

【0106】図6に示すテーブルは、物理チャンネル番号“0”から“1FF”(hex)までの各チャンネルに対して4バイトのデータを与えて構成されている。1つの物理チャンネルに与えられるテーブル情報は、PCONF、SCONF、PTYPE、CHPIDに分割される。

【0107】PCONFは、システム内での物理的な構成を示し、I、E、Fビットとその他のリザーブ(r)ビットとからなる。rビットは使用されているビットであるが本発明に関連しないものをも含めている。I、E、Fビットは、それぞれチャンネル装置のインストー

ル、イネーブル、オフラインの各状況を表わし、物理チャンネルパス番号に対応するチャンネルパスがシステムに物理的にインストールされているか否かをIビットで、チャンネルパスがシステム上で使用許可されているか否かをEビットで、チャンネルパスがオフライン状態かオンライン状態かをFビットで判定する。

【0108】Iビットは、システムの初期リセット及びチャンネル装置であるチャンネルパッケージの活栓挿抜時に更新される。チャンネル装置が実装されている場合、複数のIビットが“1”にセットされる。本発明の実施形態による多重チャンネル装置の場合、連続する4物理チャンネルがセットされる。Eビット及びFビットは、初期リセットとサービスフレームコンソールとからの指示によって更新され、さらに、Fビットに関しては、オペレータコンソールよりオペレーティングシステムを介して更新可能である。Eビットが多重チャンネル装置内の最弱番チャンネルのみ“1”にセットされている場合、多重チャンネル装置は、シングルチャンネルパスとして高スループットのデータ転送が可能である。但し、スイッチ装置に接続された場合等多重ポート装置側に依存して実行可能かどうかが決定される。

【0109】SCONFは、システム上のオペレーティングシステムが管理するCHPID単位の構成情報から作成されるシステム構成情報を表わす。例えば、従来のパラレルチャンネルでのBL/BYモードやシリアルチャンネルでのCNC/CTC/CVCモード等のチャンネルの動作モードタイプが含まれる。

【0110】PTYPEは、チャンネル装置の物理タイプを表わすTYPEフィールドを持ち、チャンネル装置として、パラレルインタフェースをサポートしたチャンネル装置か、シリアル光インタフェースのうち従来の中容量光ファイバをサポートしたチャンネル装置または大容量光ファイバをサポートしたチャンネル装置か等の、そのインタフェースドライバに必要な実装部品で物理的に異なるチャンネル装置に対応したTYPEコードが格納される。

【0111】CHPIDは、物理チャンネル番号で示されるチャンネル装置がシステム上でチャンネルパスIDとしてどう割り振られているかを表わしており、オペレーティングシステムから見た論理的なチャンネルパス番号に相当し、論理チャンネル番号として物理チャンネルに対してユニークでさえあれば自由に割り当て可能となっている。このフローティングなCHPIDアサインは、すでによく使用されている機能であり、システム上で動作しているオペレーティングシステムの種類によって異なるIDの割り当てや、チャンネル固定障害発生時に未使用のチャンネルパスに障害チャンネルのCHPIDを割り当てて顧客システムの動作への影響を最小化する等のシステム可用性の向上を目的に使用されてきた機能である。また、図6に示す物理チャンネルパステーブルでは、PCONF、PTYPEとあわせて有効なCHPIDがアサイン可能か

どうかのチェックも実施される。

【0112】本発明の実施形態による多重チャネル装置は、大容量光インタフェースに接続される光インタフェースドライバをチャネルパッケージ上に実装しているため、従来の中容量光インタフェースドライバを各チャネル毎に持っていたチャネルパッケージとは物理的に異なるパッケージとなる。このため、PTYPEのTYPEフィールドは、固有のコードがアサインされているが、多重チャネル装置内の各チャネルは、オペレーティングシステムからは中容量光インタフェースの各チャネルと全く同一に見えるように、チャネルの動作モードタイプ等SCONFフィールドに対しては、中容量光インタフェースの各チャネルと全く同様に設定される。

【0113】チャネルの動作モードタイプは、従来、チャネルバス毎にオペレーティングシステム上で定義され、バスタイプのみにより一意にチャネル装置種別が認識されていた。そして、間違って構成定義されたりあるいはチャネル装置の誤インストールによるバスタイプ不一致は、初期リセットやチャネルバスイネーブルまたはオンライン時に実際のチャネル装置をスキャンし、読み取ったチャネル装置情報とチャネルバスタイプ構成情報とを比較してエラーとして検出されていた。特に、チャネル装置をパッケージ単位に増設する際、チャネルバスイネーブルまたはオンライン時にエラー検出を行うため、本来の処理に対してエラー検出による処理時間オーバーヘッドが非常に大きかった。

【0114】本発明の実施形態は、PTYPEをテーブルに備えることにより、エラー検出に要する処理時間の大部分を占めるチャネル装置情報のスキャンを短縮し、チャネルバスイネーブルまたはオンライン処理時間を大幅に短縮することが可能である。実際に、チャネル装置情報のスキャン動作に必要な処理は、パッケージ増設の際に行えばよく、人手作業と関連するため処理時間のオーバーヘッドを無視することができ、チャネルバスオンライン時には物理チャネルバステーブルをチェックするのみでよい。

【0115】前述した本発明の実施形態によれば、チャネルとスイッチ装置との間の4チャネル動作を4本から1本の高速シリアルインタフェースに置き換えることが可能となり、特に、近年のメインフレームのようにシステム当たり256チャネル、512チャネル、あるいはそれ以上といったシステムに対して、顧客のシステム入出力ケーブル削減という非常に重要な機能を実現することができる。

【0116】また、CPUの性能向上に伴ってシステム全体の処理性能を向上させるため入出力処理性能も既存の入出力装置を使用したまま実現するためには、チャネル数増加は最も現実的であり、可用性向上のための交代チャネルバスもチャネル数増加の一因となり得る。本発明の実施形態によれば、従来のチャネルに対してより高

速なチャネル入出力インタフェースを提供するだけでなく、コンピュータシステムとしての変更を最小化するかわちオペレーティングシステムや従来入出力装置を全く変更せずに、チャネルあるいはポート装置の交換によりシステム入出力ケーブルの削減を行うことができる。

【0117】本発明の実施形態により、チャネル入出力インタフェースのリンク数をチャネルあるいはポート多重で削減することは、交代チャネルバスを構成する上で検討するすなわちリンクとして交代バスがあるかどうかの検討を注意深く行うことにより、決してシステムの可用性を低下させるものではない。

【0118】また、本発明の実施形態による多重チャネル装置及び多重ポート装置は、現状設備からの移行がそれぞれ1枚程度のパッケージ交換あるいは増設により、容易かつ低コストで実現することができるため、ホストコンピュータシステムの顧客業務を継続（無停止）したまま並行にシステム機能の拡張が可能であり、従来の入出力インタフェースとの高い互換性と、データ転送におけるリンク使用効率の向上とを、大容量リンクの使用形態を多重チャネルバスとシングルチャネルバスとの選択によって実現することができる。

【0119】前述した本発明の実施形態による本発明の特徴的な構成を列記すれば、以下に記載する通りである。

【0120】本発明は、入出力処理装置のチャネル装置と、該チャネル装置と複数の入出力装置のそれぞれのポート装置との間が光ファイバを用いたシリアルインタフェースによる光リンクで接続され、データ転送を前記シリアルインタフェース上でフレーム送受信により行う入出力データ転送方式において、前記チャネル装置と該入出力装置間のデータ転送経路を動的にスイッチングするスイッチ装置と、該入出力装置と該スイッチ装置の各入出力ポート間を接続するシリアルインタフェースと、該チャネル装置と該スイッチ装置の入出力ポート間を接続する高ビットレートのデータ転送が可能な大容量シリアルインタフェースとにより構成され、前記チャネル装置がオペレーティングシステムに対して複数のチャネルバスとして動作可能な多重チャネル装置であり、前記スイッチ装置が複数のポートとして動作可能な多重ポート装置を備え、前記多重チャネル装置と前記多重ポート装置との間でフレーム多重によるデータ転送を行い、前記入出力装置と前記チャネル装置との間の入出力インタフェース経路で転送容量の異なるシリアルインタフェースを経由したデータ転送を行うことを特徴とする。

【0121】本発明は、前記入出力装置の多重ポート装置と前記スイッチ装置の多重ポート装置とを備え、前記入出力装置と前記スイッチ装置との間を高ビットレートの大容量光リンクで接続し、スイッチ装置の任意の複数ポートを経由して多重ポート装置で多重化されたフレーム多重のデータ転送により、大容量光リンク上で複数論

理チャンネルパスを構成し、これらのチャンネルパスが、それぞれ独立にチャンネルパスとして動作することを特徴とする。

【0122】本発明は、前記入出力装置の多重ポート装置と前記チャンネル装置の多重チャンネル装置との間の接続を、前記スイッチ装置の多重ポート装置を経由してそれぞれ高ビットレートの大容量光リンクで接続することにより行い、多重ポート装置と多重チャンネル装置との間を複数の論理チャンネルパスとしてフレーム多重でデータ転送を行うことを特徴とする。

【0123】本発明は、データ転送システムにおいて複数の物理チャンネルパスとして同時動作可能なチャンネル多重機構として、それぞれチャンネルマイクロプロセッサとしての複数のチャンネルパス制御回路と、前記高ビットレートの光リンクのプロトコル制御回路である外部インタフェースプロトコル制御回路と、各チャンネルパス制御毎に論理分割されたデータ転送バッファと外部インタフェースプロトコル制御との間で送受信データの多重化を行う多重・分配制御回路とを具備し、高ビットレートの光リンクを介してフレーム多重によるデータ転送を行い、オペレーティングシステムに対して単一のチャンネルパスが低ビットレートの光リンク上で確立したコネクション制御と互換性を保つために、各チャンネルパス制御に対応するコネクションを論理的な複数のコネクションとして確立可能なコネクション制御機構を備えたことを特徴とする。

【0124】本発明は、前記多重チャンネル装置内の特定の1チャンネルパス制御が、多重チャンネル装置内に持つデータ転送バッファの全容量を自バッファとして使用可能なバッファポイントを具備し、前記高ビットレートの光リンクが持つ全転送容量帯域を使用してデータ転送を行う高速なシングルチャンネルパスとして動作することを特徴とする。

【0125】本発明は、前記多重チャンネル装置に接続された前記高ビットレートの光リンクに対し、リンクイニシャライズに必要なプリミティブな制御コードを送受信するチャンネルパス制御を特定の1つに制限するためにマスタチャンネル識別回路を具備し、チャンネルパス制御上で動作するマイクロプログラムがマスターチャンネルであるかどうかを判定し、マスターチャンネルのみが、前記制御コードを送受信することを特徴とする。

【0126】本発明は、前記高ビットレートの光リンクでリンクエラーが発生した場合に、多重チャンネル装置内の全てのチャンネルパス制御でリンクエラーを認識できる回路と、前記マスタチャンネル識別回路とを具備し、リンクリカバリに必要なプリミティブな制御コードの送受信をマスタチャンネルのみが行い、全てのチャンネルパス制御がチャンネルパスとしてオペレーティングシステムに対するリンクエラー発生 の報告と障害情報のログアウト採取を通知する手段を備えたことを特徴とする。

【0127】本発明は、前記多重チャンネル装置内のマスタチャンネル識別回路に関し、多重チャンネル装置内で最初にオンライン状態となるチャンネルパス制御がマスタチャンネルとなり、マスタチャンネルがオフライン状態に遷移する際に他の動作中のうち際番チャンネル番号のチャンネルパス制御にマスタチャンネルを引き継ぐ手段を備え、マスタチャンネルを引き継ぐ動作中のチャンネルパス制御がない場合にのみ光リンクをオフライン状態とする手段を備えたことを特徴とする。

【0128】本発明は、データ転送システムにおいて複数の物理ポートとして同時動作可能なポート多重機構として、複数のスイッチポートと、前記高ビットレートの大容量光リンク上のプロトコルとスイッチ内部インタフェースおよび中容量光リンク上のプロトコルを変換する外部インタフェースプロトコル制御回路とを具備し、スイッチ内部インタフェースから各スイッチポートが受け取ったフレームをフレーム多重で外部インタフェースプロトコル制御へ送信する手段と、前記高ビットレートの大容量光リンクからの受信フレームを外部インタフェースプロトコル制御により変換し、受信フレームのヘッダ情報からスイッチ装置の内部ポート番号に対応するアドレス情報を取得する手段とを備え、各ポート毎に受信フレーム用データ転送バッファと、各ポートが送受信するフレームの多重化と分配を行う多重・分配制御回路とを具備し、高ビットレートの光リンクを介して接続された前記多重チャンネル装置との間で複数の論理チャンネルパスを構成し、各論理チャンネルパス上でそれぞれコネクションを確立可能なコネクション制御機構を備えたことを特徴とする。

【0129】本発明は、スイッチ装置の内部インタフェース接続制御情報により、スイッチ装置内のポート間接続が動的に変更されるダイナミック接続か固定されたスタティック接続かを判定する手段と、スイッチ装置内のポート装置インストール情報からポート装置が前記多重ポート装置であることを判定する手段を備え、ポート間がスタティック接続でありかつ少なくとも一方が多重ポート装置の場合に擬似スタティック接続と判定する手段をスイッチ装置内に備え、スイッチ装置内のポートが擬似スタティック接続状態にあるとき、ポートの動作としてリンクイニシャライズおよびリンク障害リカバリ時のプリミティブな制御コードをダイナミック接続ポートと同様に送受信し、スイッチ内部インタフェース上のフレームをスタティック接続と同様に送受信する機能を備えたことを特徴とする。

【0130】本発明は、複数の物理チャンネルパスとして同時動作可能なポート多重機構として、複数の記憶制御ユニット入出力ポートと、前記高ビットレートの光リンクのプロトコル制御回路である外部インタフェースプロトコル制御回路と、また各記憶制御ユニット入出力ポート毎にチャンネルパス単位に論理分割されたデータ転送バ

ッファと外部インタフェースプロトコル制御との間で受信データの多重化を行う多重・分配制御回路とを具備し、該高ビットレートの光リンクを介してフレーム多重によるデータ転送を行い、多重チャネル装置との間で各論理チャネルパスが低ビットレートの光リンク上で確立したコネクション制御と互換性がある論理的な複数のコネクションを確立可能なコネクション制御機構を備えたことを特徴とする。

【0131】本発明は、記多重ポート装置内の特定の1つの記憶制御ユニット入出力ポートが、多重ポート装置内に持つデータ転送バッファの全容量を自バッファとして使用可能なバッファポインタを具備し、前記高ビットレートの光リンクが持つ全転送容量帯域を使用してデータ転送を行う高速なシングルチャネルパスとして動作することを特徴とする。

【0132】本発明は、オペレーティングシステムが認識し構成制御するチャネルパスに対して、単一チャネルパスが低ビットレートの光リンクでスイッチ装置または入出力装置に接続されているのか、あるいは、前記多重チャネル装置が高ビットレートの光リンクでスイッチ装置または入出力装置に接続されているのかを区別する物理チャネルパス情報テーブルを具備し、オペレーティングシステム上の構成情報と物理チャネルパス情報テーブルとを参照して、多重チャネルの設置状況に応じてサービスプロセッサコンソールからの変更が可能であり、オペレーティングシステムからは多重チャネルを認識する必要がなく、実際の物理的なインタフェース接続情報とオペレーティングシステム上の構成情報の不一致をサービスプロセッサに通知する手段を備えたことを特徴とする。

【0133】本発明は、各チャネルパスに対応するリンクエラーログアウト情報を解析し、リンク障害が高ビットレートの光リンクで発生し、かつ、論理チャネルパスが多重化された光リンクであった場合に対しても、対応する光リンクを前記物理チャネルパス情報テーブルをもとに1本のリンクとして障害部位を指摘できる手段を備えたことを特徴とする。

【0134】

【発明の効果】以上説明したように本発明によれば、高転送容量インタフェースを用いた多重チャネルパスを使用して、複数の入出力インタフェースケーブル上で動作していた入出力データ転送を、1本のシリアル入出力インタフェースケーブルへと集約することができ、コンピュータシステムの入出力インタフェースケーブルを飛躍的に削減することができる。

【0135】また、本発明によれば、入出力インタフェースケーブルの集約時に、従来の入出力装置をそのまま変更することなく使用することができ、オペレーティングシステムに対しても従来の入出力動作の変更を必要とせず、しかも、プロトコル変換のための高価な中継装置

や、入出力装置等の大規模な変更を行うことなく、かつ、既存のコンピュータシステム内でオペレーティングシステムを含めたプログラム資源をそのまま流用することのできる入出力データ転送システムを得ることができる。

【0136】また、本発明によれば、1システム当たり数百本の入出力インタフェースとして安価に実現することができる点で優れている転送データをフレーミングした単位でのパケット多重方式によるインタフェースを採用すると共に、本発明が提供するインタフェースプロトコルの互換性により、プログラム資源を流用し、プログラム変更という隠れたコストをも必要とせずに、また、少ないチャネル数でシステム性能を発揮することができる高性能チャネル装置を備えたコンピュータシステムや、従来の入出力装置をそのまま使用することができ、かつ、システムチャネル数を削減することのできる入出力データ転送システムを安価に構成することができる。

【図面の簡単な説明】

【図1】本発明の一実施形態による入出力データ転送システムの概略構成を示すブロック図である。

【図2】チャネル装置の概略構成を示すブロック図である。

【図3】多重チャネル装置の論理構造の概略を示すブロック図である。

【図4】多重ポート装置の概略構成を示すブロック図である。

【図5】シリアル入出力インタフェース上の転送フレームの構造とそのブロック変換を説明する図である。

【図6】物理チャネルパステーブルの構成を説明する図である。

【符号の説明】

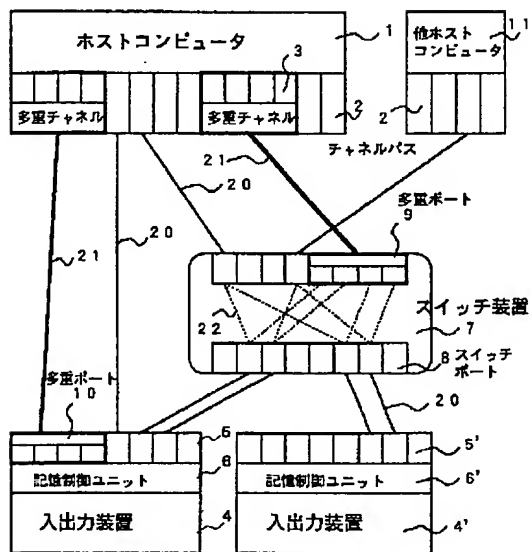
- 1、11 ホストコンピュータ
- 2 チャネルパス
- 3 多重チャネル
- 4 入出力装置
- 5 入出力ポート
- 6 記憶制御ユニット
- 7 スイッチ装置
- 8 スイッチポート
- 9、10 多重ポート
- 20、21 光ファイバリンク
- 22 ポート間論理接続
- 30 主記憶装置
- 31 多重チャネル装置
- 33、73 インタフェースドライバ
- 34 主記憶インタフェース制御部
- 35 チャネル
- 36、76 多重・分配制御部
- 37、77 外部インタフェースプロトコル制御部
- 38、78 リンクコネクション制御部

- 50 チャンネルバス制御部
- 51 データ転送バッファ
- 60 フェッチデータレジスタFDR
- 61 ストアデータレジスタSDR
- 62 送信フレームレジスタTFR
- 63 受信フレームレジスタRFR

- 70 記憶制御ユニットまたはマトリクススイッチ
- 71 多重ポート装置
- 72 多重ポート
- 74 内部インタフェース制御部
- 75 ポート

【図1】

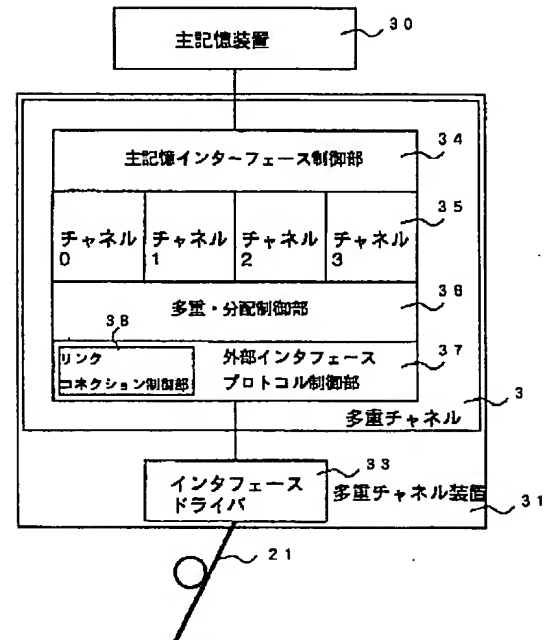
図1



- 5: 入出力装置の記憶制御ユニット入出力ポート
- 8: スイッチポート
- 20、21: 光ファイバリンク
- 22: スイッチ装置内のポート間論理接続

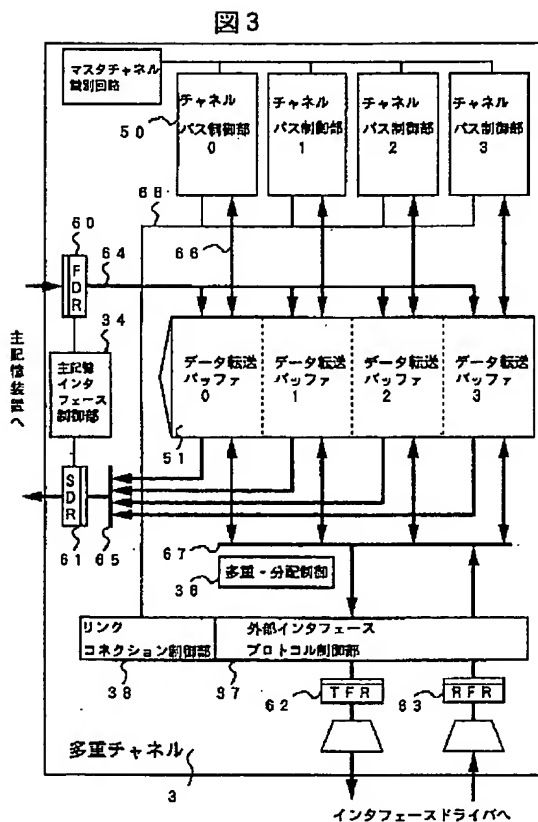
【図2】

図2

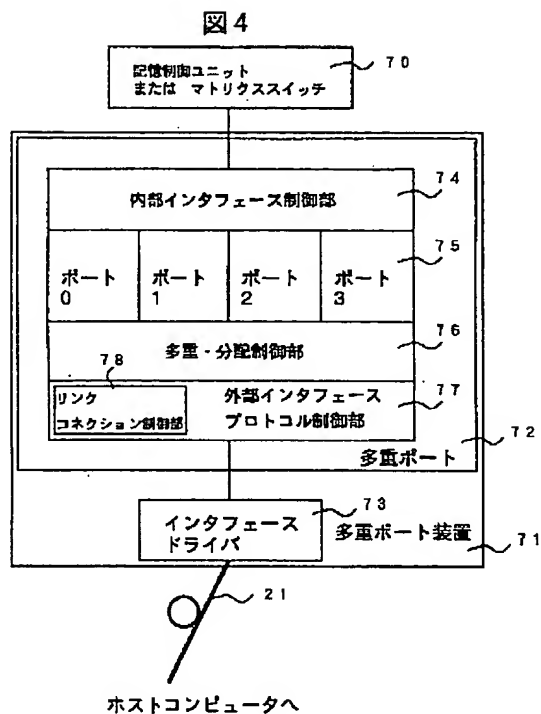


入出力装置等へ

【図3】



【図4】



【図5】

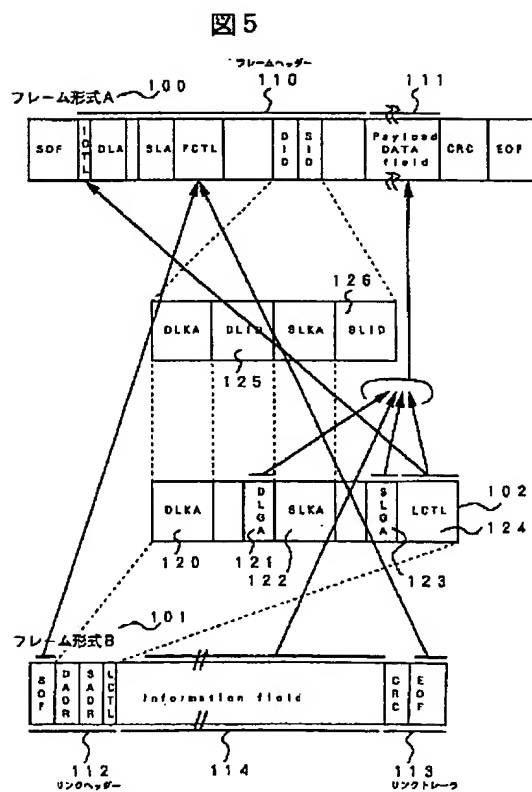


图 6

	0	8	16	24	31											
物理チャネル 番号	P CONF				S CONF	P TYPE	C H P I D									
	I	E	r	F	r	r	r	r	r	r	T	y	p	e	r	i
1																
2																
1 F F																